



(TRANSLATION)

Dispatch No. 211901

Mailing Date: June 15, 2004

**NOTICE OF REASON FOR REJECTION**

Patent Application No. 2000-051406

Drafted Date: June 8, 2003

Patent Office Examiner: Hiroyuki OCHIAI

Attorneys of the Applicant: Tsutomu TOYAMA, et al (1 other)

Applied Provisions of Patent Law: Article 29, Paragraph 2

Article 36

This application is to be rejected by the following reasons. If the applicant has any arguments, such arguments should be filed within 60 days from the mailing date of this Notice.

**REASONS**

**Reason A**

This application does not meet the requirements provided in Article 36, Paragraph 4 of Patent Law in respect of the following points in the detailed description of the invention.

**Notes**

Paragraph [0067] contains the description of "the marking ink is removed from the portion where not irradiated with the laser beam (see Fig. 12(F)." However, Fig. 12 relates to the solder resist forming process, and, further, the marking ink is not present in Fig. 12 (F). Thus, it seems to be not proper to state to refer to Fig. 12 (F).

Even if the description of "see Fig. 12 (F)" is deleted, the contents of Paragraph [0067] would seem to be still unclear, and it is suggested to delete the entire paragraph.

**Reason B**

The inventions of the below listed claims of this application

are unpatentable under Article 29, Paragraph 2 of Patent Law, as the inventions could have been easily made by one of ordinary skill in this art based on the inventions described in the below listed publications which were distributed in Japan or foreign countries, or the inventions which became available to public by way of electric communication lines, prior to filing of this application.

Notes (Cited Documents are listed at the end)

Claims 1-3 and 7:

Cited Documents: 1-3

Remarks:

The Cited Document 1 discloses a method of manufacturing a multi-layer printed board comprising the steps of: an internal-layer circuit forming, a surface-layer circuit forming, and a solder resist forming. Further, it describes that step of internal-layer circuit forming includes the steps of: coating a copper surface (3,4) with a photo-resist (5), exposing and developing the coated surface, and peeling off the photo-resist.

Aiming at eliminating the use of an art work mask, which is used in the solder resist forming step, in manufacturing the printed board is described in the Cited Document 2.

Further, an exposure method for forming the mask by using a photosensitive film and a laser beam as the exposure method for eliminating the use of the art work mask in manufacturing the printed board is described in the Cited Document 3.

Consequently, with the solder resist forming step described in the Cited Document 1, and taking into consideration the teachings of the Cited Documents 2 and 3, to arrive at the invention of Claim 1 of this application could have been easily conceived by one of ordinary skill in this art.

Claims 4 and 5:

Cited Documents: 1-4

Remarks:

In the method of manufacturing the printed board, forming the marking by using laser exposure means and developing means on the

resist is described in the Cited Document 4 (see particularly Claim 7).

Further, in forming the marking, applying the exposure method of the Cited Document 3 does not cause any particular difficulties to one of ordinary skill in this art.

Claim 6:

Cited Documents: 1-5

Remarks:

In forming the marking, whether to perform a positive exposure/development, or a negative exposure/development, is a matter which can be suitably selected by one of ordinary skill in this art (see, for example, the Cited Document 5).

Claims 8-10:

Cited Documents: 1-4

Remarks:

Generally, for the purpose of lowering the costs in manufacturing an article, use of common parts or use of a common manufacturing apparatus is a matter which is usually practiced.

List of Cited Documents

1. Patent Laid-Open Publication No. 5-41580.
2. Patent Laid-Open Publication No. 7-263845.
3. Domestic Laid-Open Publication No. 2-501427 of  
a Japanese translation of PCT application.
4. Patent Laid-Open Publication No. 6-97635
5. Patent Laid-Open Publication No. 7-25129

-----  
Related Prior Art Not Relied Upon

Patent Laid-Open Publication No. 9-146267  
Patent Laid-Open Publication No. 8-125312  
Patent Laid-Open Publication No. 4-314384  
Patent Laid-Open Publication No. 9-106080

This RECORD OF SEARCH RESULT of prior art documents is not relied upon.

/ / / / / / / LAST ITEM / / / / / / /

## 拒絶理由通知書

期限8月16日

特許出願の番号	特願2000-051406
起案日	平成16年 6月 8日
特許庁審査官	落合 弘之 2921 3S00
特許出願人代理人	遠山 勉(外 1名) 様
適用条文	第29条第2項、第36条

この出願は、次の理由によって拒絶をすべきものである。これについて意見があれば、この通知書の発送の日から60日以内に意見書を提出して下さい。

## 理 由

## 理由A

この出願は、発明の詳細な説明の記載が下記の点で、特許法第36条第4項に規定する要件を満たしていない。

## 記

本願発明の詳細な説明の段落【0067】の記載に関して、段落【0067】には「レーザ光が照射されなかった部分のマーキングインクが除去される(図12(F)参照)。」なる記載が存在するが、図12はソルダーレジスト形成工程に関するものであり、また、図12(F)中にはマーキングインクも存在しないことから、上記記載において、図12(F)を参照することは適当ではないと思量する。

上記記載から「(図12(F)参照)」を削除しても、段落【0067】の記載内容は明瞭であることから、削除してみてはどうか。

## 理由B

この出願の下記の請求項に係る発明は、その出願前日本国内又は外国において頒布された下記の刊行物に記載された発明又は電気通信回線を通じて公衆に利用可能となった発明に基いて、その出願前にその発明の属する技術の分野における通常の知識を有する者が容易に発明をすることができたものであるから、特許法第29条第2項の規定により特許を受けることができない。

記 (引用文献等については引用文献等一覧参照)

・請求項 1～3、7

- ・引用文献等 1～3
- ・備考

引用文献1には、内層回路形成工程と、表層回路形成工程と、ソルダーレジスト形成工程とを備えた多層プリント配線板の製造方法が記載されている。さらに、内層回路形成工程として、銅箔（3，4）表面をフोटレジスト（5）で被覆し、露光、現像し、フोटレジストを剥離することが記載されている。

プリント配線板を製造する際に、ソルダーレジスト形成工程等で用いられるアートワークマスクの使用の排除を目指すことは、引用文献2に記載されている。

また、プリント配線板を製造する際に、アートワークマスクの使用の排除のための露光方法として、感光膜とレーザを用いてマスクを形成する露光方法は、引用文献3に記載されている。

したがって、引用文献1に記載のものにおけるソルダーレジスト形成工程において、引用文献2及び引用文献3に記載の事項を参酌し、本願請求項1に係る発明とすることは、当業者ならば想到容易である。

- ・請求項 4、5
- ・引用文献等 1～4
- ・備考

プリント配線板の製造方法において、レジスト上にレーザ露光手段、現像手段を用いてマーキングを形成することは、引用文献4に記載されている（特に、請求項7参照）。

また、マーキングを形成する際に、引用文献3に記載の露光方法を適用することに、当業者ならば格別の困難はない。

- ・請求項 6
- ・引用文献等 1～5
- ・備考

マーキングを形成する際に、ポジ型に露光・現像を行うか、ネガ型に露光・現像を行うかは、当業者が適宜選択し得る事項にすぎない（例えば、引用文献5参照）。

- ・請求項 8～10
- ・引用文献等 1～4
- ・備考

一般に、ものを製造する際にコストダウンを目的として、部品の共通化や製造装置の共通化を行うことは、通常行われていることである。

## 引用文献等一覽

1. 特開平 5-41580 号公報
2. 特開平 7-263845 号公報
3. 特表平 2-501427 号公報
4. 特開平 6-97635 号公報
5. 特開平 7-25129 号公報

## 先行技術文献調査結果の記録

- ・ 調査した分野      I P C 第 7 版    H 0 5 K    3 / 2 8、3 / 4 6
- ・ 先行技術文献      特開平 9 - 1 4 6 2 6 7 号公報  
特開平 8 - 1 2 5 3 1 2 号公報  
特開平 4 - 3 1 4 3 8 4 号公報  
特開平 9 - 1 0 6 0 8 0 号公報

この先行技術文献調査結果の記録は、拒絶理由を構成するものではない。

この拒絶理由通知書についての問い合わせがあるとき、または、この出願について面接を希望されるときは、以下まで御連絡下さい。

連絡先 特許審査第二部 組立製造 落合弘之  
(TEL) 03-3581-1101 内線 6222  
(FAX) 03-3501-0530